



Návrhář a programátor aplikací v FPGA

Náplň práce:

- návrh a implementace digitálních obvodů v hradlových polích FPGA Xilinx pro speciální aplikace v oblasti radioelektroniky, verifikace návrhu, oživení realizace, dokumentace, týmová spolupráce.

Požadujeme:

- VŠ vzdělání technického zaměření,
- programování aplikací s hradlovými poli Xilinx ve vývojovém prostředí na platformě MS Windows, programování VHDL nebo Verilog,
- znalosti elektronických obvodů, orientace v katalogových a aplikačních listech,
- angličtina alespoň základní znalost (schopnost čtení a tvorby odborných textů a dokumentace, správná interpretace údajů z katalogových a aplikačních listů),
- zájem o práci v oboru a ochota učit se novým věcem,
- kreativní myšlení,
- schopnost pracovat samostatně ale i v týmu.

Výhodou:

- znalosti v oblasti zpracování signálů,
- zkušenosti s návrhem digitálních obvodů FPGA,
- alespoň základní znalosti programovacího jazyka C/C++.

Nabízíme:

- práce v mladém a přátelském kolektivu,
- prostor pro vlastní inovaci a nápady,
- práci na zajímavých projektech řešených pro AČR za použití nejnovějších technologií,
- 5 týdnů dovolené,
- pružná pracovní doba,
- denní pracovní doba 8 hod.
- stravenky, příspěvek na dopravu, Flexipass
- příspěvek za ukončené doktorandské studium (Ph.D.),
- nástup možný ihned nebo dohodou.

Kontakt:

jméno: Ing. Jaroslav Skála, CSc.

e-mail: skala@vvubrno.cz

Životopis s motivačním dopisem přijímá personální odd. Radka Staňková, tel.: 543 562 117, e-mail: stankova@vvubrno.cz, adresa: Vojenský výzkumný ústav, s. p., Veslařská 230, Brno, 637 00.